

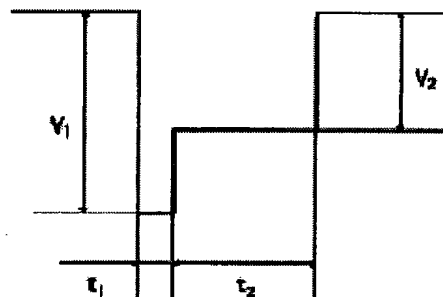
**DRIVING METHOD FOR PLASMA DISPLAY PANEL**

**Patent number:** JP10333635  
**Publication date:** 1998-12-18  
**Inventor:** MAKINO MITSUYOSHI  
**Applicant:** NEC CORP  
**Classification:**  
- **International:** G09G3/28  
- **European:**  
**Application number:** JP19970141697 19970530  
**Priority number(s):**

**Abstract of JP10333635**

**PROBLEM TO BE SOLVED:** To enhance the emission luminance, reduce the power consumption, and improve the display quality by setting an inter-electrode pulse shape generating one maintenance discharge into a shape combining a short-period high potential difference and a long-period low potential difference.

**SOLUTION:** An inter-electrode pulse shape generating one maintenance discharge is formed by combining a short-period high potential difference and a long-period low potential difference. After a short-period high voltage, e.g.  $t_1 = 200$  ns,  $V_1 = 200$  V, is applied, a long-period low voltage, e.g.  $t_2 = 4$   $\mu$ s,  $V_2 = 130$  V, is applied to form the pulse shape. The first point of the pulse shape is that the applying time  $t_1$  of the preceding high voltage is shorter than the period until the discharge current wave-form becomes a peak after a pulse is applied. The second point is that the long-period low voltage of the applying time  $t_2$  and voltage  $V_2$  can maintain an electric discharge with no high voltage applied. The pulse of this shape is utilized for a discharge maintaining pulse.



**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-333635

(43) 公開日 平成10年(1998)12月18日

(51) Int.Cl.<sup>6</sup>  
G 0 9 G 3/28

識別記号

F I  
G 0 9 G 3/28

H  
B

審査請求 有 請求項の数 9 O L (全 8 頁)

(21) 出願番号 特願平9-141697

(22) 出願日 平成9年(1997)5月30日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 牧野 充芳

東京都港区芝五丁目7番1号 日本電気株式会社内

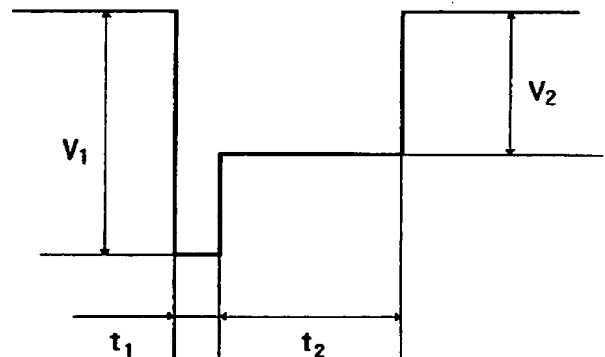
(74) 代理人 弁理士 若林 忠

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57) 【要約】

【課題】 プラズマディスプレイパネルにおいて、維持放電時の発光効率、発光輝度を向上させ、消費電力の少ない、高品位な映像表示を行う。

【解決手段】 維持放電を、短時間の高電圧を印加後、長時間の低電圧の印加によって行なう。



## 【特許請求の範囲】

【請求項1】 行方向に並んだ走査電極と、列方向に並んだデータ電極とを備え、前記走査電極に印加する走査パルスと、前記データ電極に印加するデータパルスにより表示データのオン/オフ制御を行い、前記表示データのオン/オフ制御の後に、表示データがオンであるセルのみ維持放電を行うプラズマディスプレイパネルの駆動方法において、

一回の維持放電を発生させる電極間のパルス形状が、短時間、かつ高い電位差と、長時間、かつ低い電位差とを組み合わせたパルス形状であることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項2】 前記高電位差の継続時間が、パルス印加からガス放電電流が最大となるまでの遅れ時間よりも短い請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項3】 前記低電位差の継続時間および電位差の設定値が、前記高電位差の期間が無い場合でも維持放電の機能を有するように決定されている請求項1または請求項2記載のプラズマディスプレイパネルの駆動方法。

【請求項4】 電極対の間で個々の維持放電を発生させる電圧の印加方法が、一方の電極に短時間の高電圧パルスを印加し、そのパルス終了後に他方の電極に、前記高電圧パルスとは逆方向の低電圧パルスを長時間印加する請求項1から3のいずれか1項記載のプラズマディスプレイパネルの駆動方法。

【請求項5】 電極対の間で個々の維持放電を発生させる電圧の印加方法が、一方の電極に短時間のパルスを印加し、そのパルスと同時に他方の電極に、前記短時間のパルスとは逆方向の低電圧パルスを長時間印加する請求項1から3のいずれか1項記載のプラズマディスプレイパネルの駆動方法。

【請求項6】 電極対の間で個々の維持放電を発生させる電圧の印加方法が、一方の電極に長時間の高電圧パルスを印加し、そのパルス印加から前記短時間の高電圧印加時間分だけ遅らせて、他方の電極に、前記高電圧パルスと同方向の低電圧パルスを長時間印加する請求項1から3のいずれか1項記載のプラズマディスプレイパネルの駆動方法。

【請求項7】 維持放電を行う複数の維持パルスのうち、一部のパルスの形状を、請求項1から6のいずれか1項に記載のパルス形状にしたプラズマディスプレイパネルの駆動方法。

【請求項8】 維持放電を行う電極対のうち、一方の電極に印加する維持パルスの形状だけを、請求項1から6のいずれか1項に記載のパルス形状にしたプラズマディスプレイパネルの駆動方法。

【請求項9】 前記高電位差を、パルス振幅を超過するオーバーシュートによって発生する、請求項1から3のいずれか1項記載のプラズマディスプレイパネルの方

法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、大面積化が容易なフラットディスプレイとして、パーソナルコンピュータ、ワークステーションの表示出力用、壁掛けテレビ等に用いられる交流放電型プラズマディスプレイパネル(AC-PDP)に関する。

## 【0002】

10 【従来の技術】PDPには動作方式上の分類により、電極が放電ガスに露出し電圧が印加された期間だけ放電を起こすDC型と、電極が誘電体に覆われ放電ガスへ露出せずに放電を起こすAC型がある。AC型では上記誘電体の電荷蓄積作用により、放電セル自体にメモリ機能がある。

【0003】一般的なAC-PDPの構成を、PDPの断面の一例を示す図8を参照して説明する。PDPはガラスより成る前面基板10と、同じくガラスより成る背面基板11とに挟まれた空間内に以下の構造を形成して

20 【0004】前面基板10上には、所定の間隔を隔てて、走査電極12と共通電極13が形成される。走査電極12と共通電極13は絶縁層15aに覆われ、さらに絶縁層15a上には、絶縁層15aを放電から保護するMgO等より成る保護層16が形成される。

【0005】背面基板11上には、走査電極12および共通電極13と直交するようにデータ電極19が形成される。データ電極19は絶縁層15bに覆われ、絶縁層15b上には、放電により発生する紫外線を可視光に変換し表示を行うための蛍光体18が塗布される。

30 【0006】前面基板10上の絶縁層15aと背面基板11上の絶縁層15bの間には、放電空間20を確保すると共に画素を区切る隔壁17が形成される。

【0007】また、放電空間20内にはHe、Ne、Xe等の混合ガスが放電ガスとして封入される。

【0008】図9は図8のカラーPDPにおける電極配置を示す図である。

【0009】図9において、カラーPDPの電極構造はm本の走査電極 $S_i$  ( $i=1, 2, \dots, m$ )が行方向に形成され、n本のデータ電極 $D_j$  ( $j=1, 2, \dots, n$ )が列方向に形成され、その交点に1画素が形成されている。共通電極 $C_i$ は走査電極 $S_i$ と対であり、行方向に形成され、両者は平行している。図8の蛍光体18を画素毎にRGBの三色に塗り分ければ、カラー表示のPDPが得られる。

【0010】従来のPDPの駆動方法について図10を参照して説明する。図10は図9のカラーPDPの各電極に印加する駆動電圧波形を示したタイミングチャートである。

50 【0011】まず、全ての走査電極12に消去パルス2

3

1を印加し、図に示す時間以前に発光していた画素を消去し全画素を消去状態にする。

【0012】次に、共通電極13に予備放電パルス22を印加して、全ての画素を強制的に放電発光させ、さらに走査電極12に予備放電消去パルス23を印加し、全画素の予備放電を消去する。この予備放電により、後の書き込み放電が容易になる。

【0013】予備放電消去後、走査電極 $S_1 \sim S_m$ にそれぞれタイミングをずらして走査パルス24を印加し、走査パルス24を印加したタイミングに合わせてデータ電極 $D_1 \sim D_n$ に、表示データに応じてデータパルス27を印加する。データパルス27の斜線は、表示データの有無に従い、データパルス27の有無が決定されていることを示す。走査パルス24印加時に、データパルス27が印加された画素では、走査電極12とデータ電極19の間の放電空間20内で書き込み放電が発生するが、走査パルス24印加時にデータパルス27が印加されないとき書き込み放電は生じない。

【0014】書き込み放電が生じた画素では、走査電極12上の絶縁層15aに壁電荷と呼ばれる正電荷が蓄積する。このときデータ電極19上の誘電体層15bには負の壁電荷が蓄積される。走査電極12上の絶縁体層15aに形成された正の壁電荷による正電位と、負極性であって、共通電極13に印加する第1番目の維持パルス25の重畳により第1回目の維持放電が発生する。第1回目の維持放電が生ずると共通電極13上の絶縁層15aに正の壁電荷が、また走査電極12上の絶縁層15aに負の壁電荷が蓄積される。この壁電荷による電位差に、走査電極12に印加する2番目の維持パルス26が重畳され、第2回目の維持放電が生ずる。このようにx回目の維持放電により形成される壁電荷による電位差と、x+1回目の維持パルスが重畳され、維持放電が持続する。維持放電の持続回数により発光量が制御される。

【0015】維持パルス25および維持パルス26の電圧を、このパルス電圧単独では放電が発生しない程度に予め調整しておくと、書き込み放電が発生しなかった画素には、1番目の維持パルス25印加前に、壁電荷による電位が無いため、第1番目の維持パルス25を印加しても第1回目の維持放電は発生せず、それ以降の維持放電も発生しない。

【0016】以上の説明で用いた、消去パルス21、予備放電パルス22、予備放電消去パルス23、走査パルス24、維持パルス25、26、データパルス27の各駆動パルスは、通常、図11(a)に示したような、立ち下がり及び立ち上がり時間を1マイクロ秒以下とした矩形パルスである。

【0017】図11(a)の矩形パルスにより、カラーPDPが放電を起こす場合、矩形パルスを印加した電極には、図11(b)に示すような放電電流が流れる。放

4

電電流は、パルス印加から数百ナノ秒遅れて流れ始め、さらに数百ナノ秒遅れてピークを持ち、その後数百ナノ秒持続して終了する。

【0018】前記パルス印加から放電電流流れ始めまでの時間、およびピークまでの時間、およびその後の持続時間は、放電ガスの組成、誘電体層の組成、誘電体層の厚さ、電極の組成、電極の大きさ、放電空間の大きさなどPDPの構造に依存する。

【0019】

【発明が解決しようとする課題】上述した従来のカラープラズマディスプレイパネルでは、放電の発光効率が低いために、消費電力が大ききという問題があった。

【0020】本発明の目的は、維持放電における発光効率が向上し、消費電力が低減する、プラズマディスプレイパネルの駆動方法を提供することである。

【0021】

【課題を解決するための手段】上記目的を達成するために、本発明は、行方向に並んだ走査電極と、列方向に並んだデータ電極とを備え、前記走査電極に印加する走査パルスと、前記データ電極に印加するデータパルスにより表示データのオンオフ制御を行い、前記表示データのオンオフ制御の後に、表示データがオンであるセルのみ維持放電を行うプラズマディスプレイパネルの駆動方法において、一回の維持放電を発生させる電極間のパルス形状が、短時間かつ高い電位差と、長時間かつ低い電位差とを組み合わせたパルス形状であることを特徴とする。

【0022】本発明の実施態様によれば、高電位差の継続時間が、パルス印加からガス放電電流が最大となるまでの遅れ時間よりも短い。

【0023】本発明の実施態様によれば、低電位差の継続時間および電位差の設定値が、前記高電位差の期間が無い場合でも維持放電の機能を有するように決定されている。

【0024】本発明の実施態様によれば、電極対の間で個々の維持放電を発生させる電圧の印加方法が、一方の電極に短時間の高電圧パルスを印加し、そのパルス終了後に他方の電極に、前記高電圧パルスとは逆方向の低電圧パルスを長時間印加する。

【0025】本発明の実施態様によれば、電極対の間で個々の維持放電を発生させる電圧の印加方法が、一方の電極に短時間のパルスを印加し、そのパルスと同時に他方の電極に、前記高電圧パルスとは逆方向の低電圧パルスを長時間印加する。

【0026】本発明の実施態様によれば、電極対の間で個々の維持放電を発生させる電圧の印加方法が、一方の電極に長時間の高電圧パルスを印加し、そのパルス印加から前記短時間の高電圧印加時間分だけ遅らせて、他方の電極に、前記高電圧パルスと同方向の低電圧パルスを長時間印加する。

【0027】本発明の実施態様によれば、維持放電を行う複数の維持パルスのうち、一部のパルスの形状を、上記のいずれか1つに記載のパルス形状にしたものである。

【0028】本発明の実施態様によれば、維持放電を行う電極対のうち、一方の電極に印加する維持パルスの形状だけを、上記のいずれか1つに記載のパルス形状にした。

【0029】本発明の実施態様によれば、高電位差を、パルス振幅を超過するオーバーシュートによって発生する。

【0030】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。

【0031】本発明の第1の実施の形態について、パルス形状を図示する図1を参照して説明する。図1のパルス形状は、短時間の高電圧、例えば $t_1 = V_2 0.0$ ナノ秒、 $V_1 = 200$ ボルト印加後に、長時間の低電圧、例えば $t_2 = 4$ マイクロ秒、 $V_2 = 130$ ボルトを印加したものである。このパルス形状のポイントの第1は、先行する高電圧の印加時間 $t_1$ が、パルス印加から放電電流波形がピークとなる時間より短いことであり、ポイントの第2は、引き続き長時間低電圧の印加時間 $t_2$ 電圧 $V_2$ が、前記先行する高電圧を印加しない状態でも、放電を持続することができる設定であることである。このような形状のパルスを維持放電パルスに利用する。

【0032】従来の矩形パルスで駆動周波数 $20\text{kHz}$ により維持駆動した場合の、駆動パルス電圧と発光効率の関係の一例を示す図12(a)を参照すると、発光効率は駆動電圧が低いほど高くなる。しかし同じく従来の矩形パルスで駆動周波数 $20\text{kHz}$ により維持駆動させた場合の、駆動パルス電圧と発光輝度の関係の一例を示す図12(b)を参照すると、発光輝度は駆動電圧が高いほど高くなる。したがって、駆動電圧を低くして発光効率を高めると発光輝度が低下し、駆動電圧を高くして発光輝度を高くすると発光効率が低下してしまう。

【0033】これに対し、本発明の第1の実施の形態のパルス形状を駆動周波数 $20\text{kHz}$ において適用した場合の、先行パルスの電圧 $V_1$ と発光効率の関係の一例を示す図2(a)を参照すると、発光効率はパルス電圧 $V_2$ が低いほど高いが、先行パルス電圧 $V_1$ にほとんど依存しない。一方、本発明の第1の実施の形態のパルス形状を駆動周波数 $20\text{kHz}$ で適用した場合の、先行パルス電圧 $V_1$ と発光輝度の関係の一例を示す図2(b)を参照すると、パルス電圧 $V_2$ が高い方が輝度は高いが、先行パルス電圧 $V_1$ を高くしても発光輝度は増加する。よって、なるべく低いパルス電圧 $V_2$ とすることで発光効率を高め、先行パルスの電圧 $V_1$ を高くすることで発光輝度を高めることができる。この構成をとれば、高効率でかつ高輝度な維持駆動を行なうことができる。

【0034】本発明の第2の実施の形態について、維持放電期間の共通電極及び走査電極への印加電圧波形を示す図3(a)を参照すると、従来の維持放電パルスに対応する長時間( $t_2$ )の低電圧( $V_2$ )パルスを一方の電極に印加する直前に、他方の電極に、低電圧長パルスとは逆方向に、短時間( $t_1$ )の高電圧( $V_1$ )パルスを印加する。このようにすると電極間の電位差は、図3

(b)のようになり、本発明の第1の実施の形態で説明した高効率、高輝度の駆動パルス波形となる。

【0035】本発明の第3の実施の形態について、維持放電期間の共通電極及び走査電極への印加電圧波形を示す図4(a)を参照すると、従来の維持放電パルスに対応する長時間の低電圧パルスを一方の電極に印加すると同時に、他方の電極に、低電圧長パルスとは逆方向に、短時間のパルスを印加する。このようにすると電極間の電位差は、図4(b)のようになり、本発明の第1の実施の形態で説明した高効率、高輝度の駆動パルス波形となる。さらに、本実施形態の構成をとれば、短パルスの電圧は、長パルスの電圧分だけ小さくすることができ、パルス作成が容易となる。

【0036】本発明の第4の実施の形態について、維持放電期間の共通電極及び走査電極への印加電圧波形を示す図5(a)を参照すると、一方の電極に長時間の高電圧パルスを印加し、他方の電極に、設定したい短パルス幅分だけ遅らせて、高電圧長パルスと同方向のパルスを印加する。このようにすると電極間の電位差は、図5

(b)のようになり、発明の第1の実施の形態で説明した高効率、高輝度の駆動パルス波形となる。さらに、本実施形態では、独立した短パルスを利用していないので、パルス作成が非常に容易となる。

【0037】本発明の第5の実施の形態について、電極間の電位差波形を示す図6(a)を参照すると、本発明の駆動パルス波形と従来の矩形パルスを交互に印加して、維持放電を行う。本発明の駆動パルスでは、パルス一個当たりの効率、輝度が向上するので、従来の矩形パルスの一部を、本発明による駆動パルス形状に置き換えることで発明の効果を得ることができる。本実施形態では、例えば維持電極に印加する維持パルスだけに本発明を適用し、走査電極に印加する維持パルスは従来通りでよいので、実施が容易である。

【0038】この他にも、維持期間における従来の矩形パルスの置き換え方には、図6(b)などがあり、実施の容易さを考慮して適宜選択すればよいことは言うまでもない。

【0039】本発明の第6の実施の形態について、パルス形状を図示する図7を参照して説明する。図7ではパルスの立ち下がりに伴うオーバーシュートが、前記短時間の高電圧印加と全く同じ機能を有する。

【0040】パルスを出力する場合、容量成分とインダクタンス成分によって共振が生じるため、出力波形は振

動的となり、その初期にはパルス振幅を超過するオーバーシュートが発生する。このような振動の周期は、容量、インダクタンス、抵抗の各値によって決定されるので、それぞれをパネル外に設置し、値を調整して、半周期が200ナノ秒程度になるように設定すると、最初のオーバーシュートが、本発明の第1の実施形態で、 $V_1$ の電圧を $t_1$ の時間だけ印加したのと同じ効果を生じ、発明の効果を得ることができる。

【0041】例えば、最も単純にインダクタンス $L$ と容量 $C$ が直列に接続されている場合、振動の周期は $2\pi \times (LC)^{1/2}$ で与えられるため、100ピコファラッドの容量と40マイクロヘンリーのインダクタンスを持続すると、周期は397ナノ秒、半周期が約200ナノ秒となる。実際のPDPはこのような単純なLCの直列接合ではないので、パネル外に設置する容量、インダクタンス、抵抗の値は、出力波形と照らし合わせて調整しなければならない。しかし本実施形態では、維持放電を発生させるパルス波形のうちの初期の短時間かつ高電位を印加するためのスイッチング素子は不要となり、回路構成が単純である。

【0042】以上の説明では、維持放電を負極性パルスで行う場合について述べたが、維持放電を正極性パルスで行う場合であっても、従来の正極性維持パルスの印加初期の短時間を、正極性の高電圧に設定することで本発明の効果を得ることができる。

【0043】また、数値例を挙げた電圧値、電圧印加時間は、実験結果の一例であり、放電ガスの種類、セル構造が変われば、条件を満たすよう適宜調整すればよいことは言うまでもない。

【0044】

【発明の効果】以上説明したように本発明では、維持パルスの形状を最適化し、発光効率、発光輝度ともに高いパルス形状により維持放電を行うため、発光輝度が高く、消費電力の少ない、高品位な表示を行うことのできるプラズマディスプレイパネルを提供できる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態におけるパルス形状を示す図である。

【図2】図2(a)は図1のパルス形状における $V_1$ と発光効率の関係の一例を示す特性図、図2(b)は図1のパルス形状における $V_1$ と発光輝度の関係の一例を示す特性図である。

【図3】図3(a)は本発明の第2の実施形態における共通電極と走査電極への印加電圧波形を示す図、図3(b)は図3(a)の印加電圧波形における合成電位差

波形を示す図である。

【図4】図4(a)は本発明の第3の実施形態における共通電極と走査電極への印加電圧波形を示す図、図4(b)は図4(a)の印加電圧波形における合成電位差波形を示す図である。

【図5】図5(a)は本発明の第4の実施形態における共通電極と走査電極への印加電圧波形を示す図、図5(b)は図5(a)の印加電圧波形における合成電位差波形を示す図である。

【図6】図6(a)は本発明の第5の実施形態における合成電位差波形を示す図、図6(b)は本発明の他の合成電位差波形を示す図である。

【図7】本発明の第6の実施形態におけるパルス形状を示す図である。

【図8】PDPの断面を示す構造図の一例を示す図である。

【図9】図8のPDPの電極配置を模式的に示す平面図である。

【図10】図9のPDPの各電極に印加する駆動電圧波形の一例を示す図である。

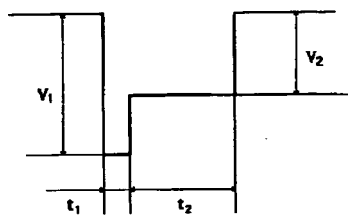
【図11】図11(a)は従来の駆動方法におけるパルス形状を示す図、図11(b)は図11(a)のパルスによって流れる放電電流波形を示す図である。

【図12】図12(a)は従来の矩形パルスにおける駆動電圧と発光効率の関係の一例を示す特性図、図12(b)は従来の矩形パルスにおける駆動電圧と発光輝度の関係の一例を示す特性図である。

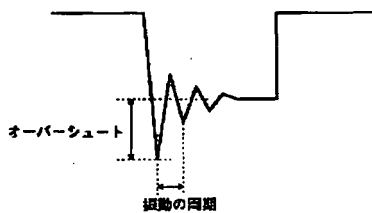
【符号の説明】

- |          |           |
|----------|-----------|
| 10       | 前面基板      |
| 11       | 背面基板      |
| 12       | 走査電極      |
| 13       | 共通電極      |
| 15a, 15b | 絶縁層       |
| 16       | 保護層       |
| 17       | 隔壁        |
| 18       | 蛍光体       |
| 19       | データ電極     |
| 20       | 放電空間      |
| 21       | 消去パルス     |
| 22       | 予備放電パルス   |
| 23       | 予備放電消去パルス |
| 24       | 走査パルス     |
| 25, 26   | 維持パルス     |
| 27       | データパルス    |

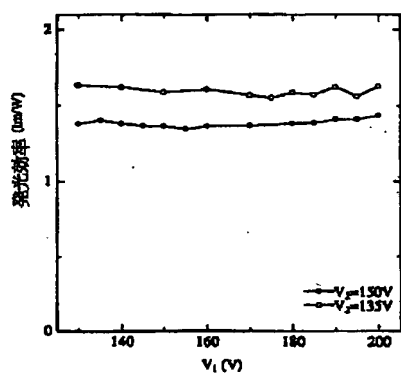
【図1】



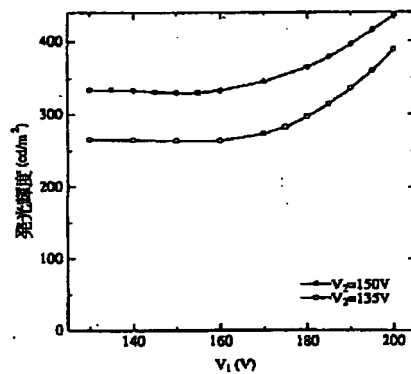
【図7】



【図2】

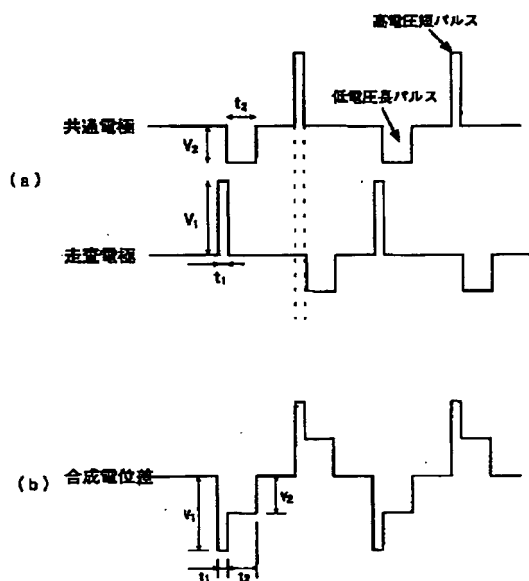


(a)

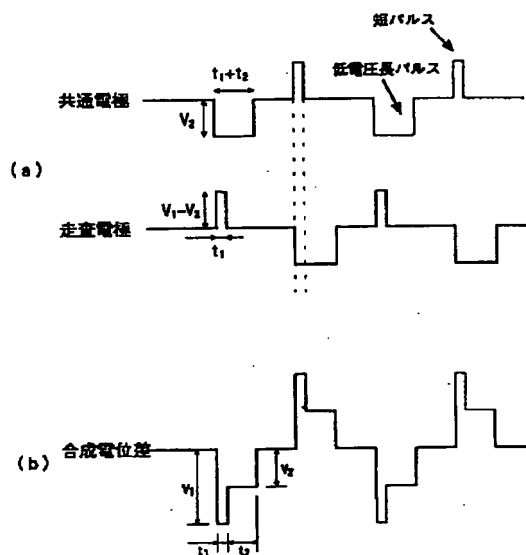


(b)

【図3】

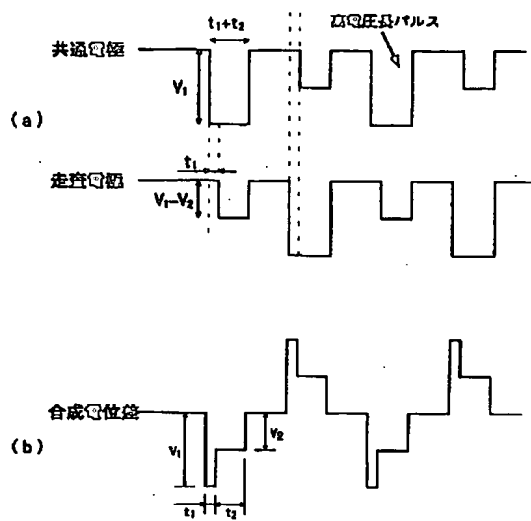


【図4】

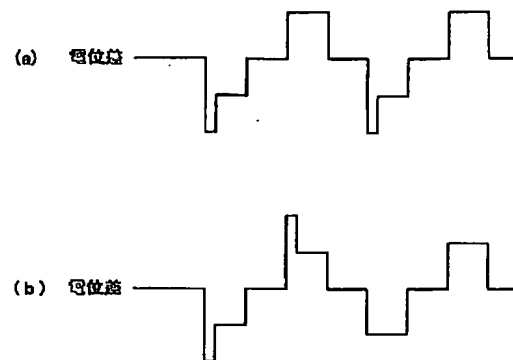




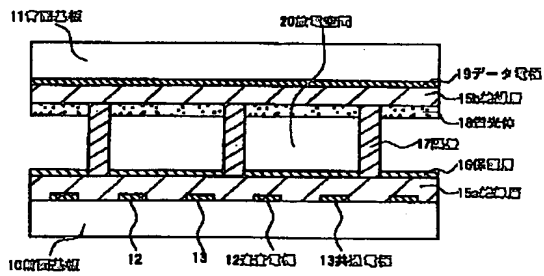
【図5】



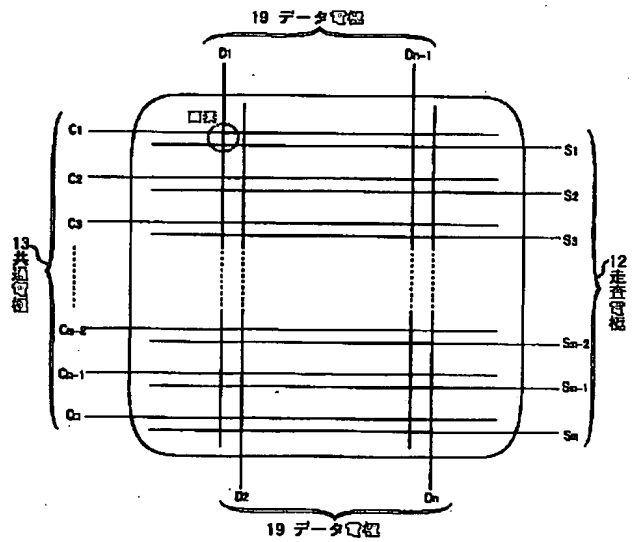
【図6】



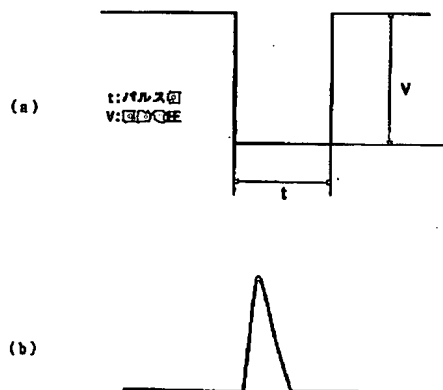
【図8】



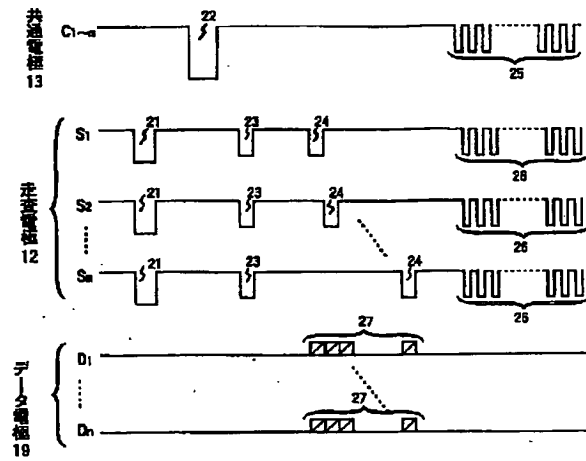
【図9】



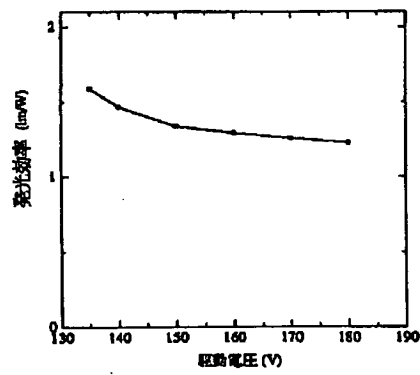
【図11】



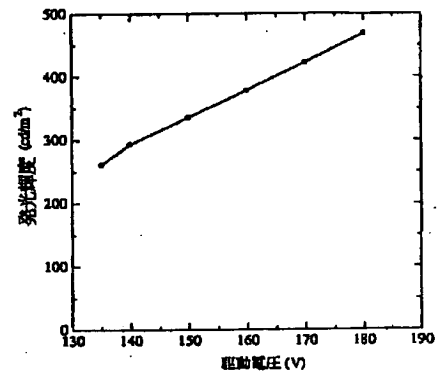
【図10】



【図12】



(a)



(b)